

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-93935

(P2001-93935A)

(43) 公開日 平成13年4月6日 (2001.4.6)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 21/60

識別記号

3 1 1

F I

H 0 1 L 21/60

テームコード\* (参考)

3 1 1 S 5 F 0 4 4

審査請求 有 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願平11-265739

(22) 出願日 平成11年9月20日 (1999.9.20)

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 上田 茂幸

京都市右京区西院溝崎町21番地 ローム株式会社社内

(74) 代理人 100087701

弁理士 稲岡 耕作 (外 2 名)

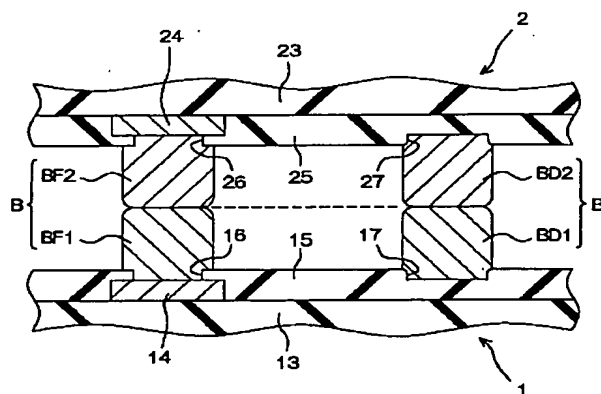
Fターム (参考) 5F044 QQ02 QQ04 RR02

(54) 【発明の名称】 半導体装置およびそれに用いる半導体チップ

(57) 【要約】

【課題】 機能バンプおよびダミーバンプにより半導体チップ間を確実に接続する。

【解決手段】 親チップ1の表面保護膜15および子チップ2の表面保護膜25には、それぞれ凹部17、27が形成されており、これら凹部17、27上に、それぞれダミーバンプBD1、BD2が隆起して形成されている。凹部17、27は、底面が配線14、24の表面とほぼ同じ高さになるように形成されている。これにより、ダミーバンプBD1、BD2を機能バンプBF1、BF2とほぼ同じ高さに形成することができる。ゆえに、親チップ1と子チップ2と接合時に、親チップ1の機能バンプBF1およびダミーバンプBD1と子チップ2の機能バンプBF2およびダミーバンプBD2とをそれぞれに確実に接続させることができる。



## 【特許請求の範囲】

【請求項1】 固体表面に重ね合わせて接合され、上記固体表面に対向する表面に、上記固体との電気接続のための電気接続部および上記固体との電気接続には寄与しないダミー接続部が隆起して形成された半導体チップであって、

上記ダミー接続部は、上記固体表面に対向する表面に形成された凹部に設けられており、この凹部の深さは、上記固体表面に対向する表面に対する上記ダミー接続部の突出量が上記固体表面に対向する表面に対する上記電気接続部の突出量とほぼ等しくなるように定められていることを特徴とする半導体チップ。

【請求項2】 固体表面に半導体チップの表面を対向させて接合した構造を有する半導体装置であって、上記半導体チップとして、請求項1記載の半導体チップが用いられていることを特徴とする半導体装置。

【請求項3】 少なくともいずれか一方が半導体チップである第1固体および第2固体を、表面同士を対向させた状態で接合した構造の半導体装置であって、上記第1固体の表面に隆起して設けられ、上記第1固体および第2固体を所定間隔を開けた状態で結合するとともに、上記第1固体および第2固体の間を電気接続する電気接続部と、

上記第2固体の表面に、この表面に対する突出量が上記所定間隔とほぼ等しくなるように隆起して形成され、上記第1固体および第2固体の間の電気接続に寄与しないダミー接続部とを含むことを特徴とする半導体装置。

【請求項4】 上記第2固体の表面には、上記電気接続部に対応する位置に、この電気接続部の先端部がはまり込む接続用凹部が設けられており、

上記ダミー接続部は、上記第1固体の表面に対する上記電気接続部の突出量から上記電気接続部の上記接続用凹部へのはまり込み量を減じた量とほぼ等しい量だけ、上記第2固体の表面から突出した状態に形成されていることを特徴とする請求項3記載の半導体装置。

【請求項5】 少なくともいずれか一方が半導体チップである第1固体および第2固体を、表面同士を対向させた状態で接合した構造の半導体装置であって、

上記第1固体の表面に隆起して設けられ、上記第1固体および第2固体の間の電気接続に寄与する第1電気接続部と、

上記第1固体の表面に隆起して設けられ、上記第1固体および第2固体の間の電気接続には寄与しないダミー接続部と、

上記第2固体の表面において上記第1電気接続部に対応する位置に、上記第1固体の表面に対する上記第1電気接続部および上記ダミー接続部の突出量の差に対応する量だけ隆起して形成され、上記第1電気接続部と接合されて上記第1および第2固体の間の電気接続に寄与する第2電気接続部とを含むことを特徴とする半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、たとえば、半導体チップの表面に他の半導体チップを重ね合わせて接合するチップ・オン・チップ構造や半導体チップの表面を配線基板に対向させて接合するフリップ・チップ・ボンディング構造の半導体装置およびそれに用いる半導体チップに関する。

## 【0002】

【従来の技術】 従来から、半導体チップの表面に他の半導体チップを重ね合わせて接合したチップ・オン・チップ構造の半導体装置が知られている。このようなチップ・オン・チップ構造の半導体装置では、たとえば、各半導体チップの表面の互いに対応する位置に複数のバンパが隆起して形成されていて、一方の半導体チップのバンパを他方の半導体チップのバンパに接合させることにより、一方の半導体チップ（子チップ）が他方の半導体チップ（親チップ）上で支持されるとともに、半導体チップ間の電気接続が達成される。

## 【0003】

【発明が解決しようとする課題】 各半導体チップのバンパは、半導体チップ間の電気接続を達成するため、半導体チップの最表面を覆う表面保護膜に開口を形成することにより部分的に露出した内部配線上に形成される。したがって、バンパの形成位置は内部配線のパターンによる制約を受け、内部配線パターンによっては、バンパが半導体チップの表面において偏って形成される場合もある。たとえば、子チップのバンパがチップ表面において偏って形成された場合には、子チップが親チップ上で傾いた状態になるおそれがある。

【0004】 そこで、半導体チップの表面のバンパ（機能バンパ）が形成されていない領域に、半導体チップ間の電気接続に寄与しないダミーバンパを設けることが考えられる。このダミーバンパを設けることにより、機能バンパで支持されていない部分をダミーバンパで支持することができ、親チップ上で子チップが傾くことを防止できる。また、樹脂パッケージ内に封止する際に、互いに接合された半導体チップが封止樹脂から受ける応力を緩和することができる。

【0005】 このようなダミーバンパを設ける場合、ダミーバンパは、機能バンパと同じ材料で構成されるのが好ましい。こうすることにより、親チップおよび子チップの表面保護膜に開口を形成して内部配線を部分的に露出させた後、この露出した内部配線および表面保護膜上にバンパ材料を用いためっきを選択的に施すことにより、ダミーバンパと機能バンパとを同じ工程で形成することができ、半導体チップの製造工程数が増加するのを防止できるからである。

【0006】 ところが、ダミーバンパと機能バンパとを同じ工程で形成すると、図5に示すように、表面保護膜

91の表面と表面保護膜91に形成された開口92から露出した内部配線93の表面の高さが異なるために、表面保護膜91の表面に対するダミーバンプ94の突出量が機能バンプ95の突出量よりも $\Delta d$ だけ大きくなる。このようにダミーバンプ94の突出量が機能バンプ95の突出量よりも大きいと、この半導体チップを親チップまたは子チップとして用いた場合に、機能バンプ95と他の半導体チップの機能バンプとが良好に接合されないため、半導体チップ間の電気接続を達成することができない。

【0007】そこで、この発明の目的は、上述の技術的課題を解決し、半導体チップと他の半導体チップのような固体との確実な接続を可能とした半導体装置およびそのための半導体チップを提供することである。

【0008】

【課題を解決するための手段および発明の効果】上記の目的を達成するための請求項1記載の発明は、固体表面に重ね合わせて接合され、上記固体表面に対向する表面に、上記固体との電気接続のための電気接続部および上記固体との電気接続には寄与しないダミー接続部が隆起して形成された半導体チップであって、上記ダミー接続部は、上記固体表面に対向する表面に形成された凹部上に設けられており、この凹部の深さは、上記固体表面に対向する表面に対する上記ダミー接続部の突出量が上記固体表面に対向する表面に対する上記電気接続部の突出量とほぼ等しくなるように定められていることを特徴とする半導体チップである。

【0009】上記固体は、他の半導体チップであってもよいし、たとえばリードフレームなどの配線基板であってもよい。この発明によれば、凹部の深さを上手く定めれば、この凹部を形成した後に電気接続部およびダミー接続部自体の高さを同一に形成しても、半導体チップの表面に対する電気接続部およびダミー接続部の突出量をほぼ同じにすることができる。したがって、電気接続部およびダミー接続部を固体表面に確実に接続させることができ、半導体チップと固体との間で、電気接続部による電気接続を確実に達成できるとともに、電気接続部およびダミー接続部による機械接続を確実に達成することができる。

【0010】また、電気接続部およびダミー接続部は、それ自体の高さを同じに形成すればよいから、従来と同様にめっき工程などを行うことにより、同一工程で簡単に形成することができる。ゆえに、電気接続部およびダミー接続部自体の高さを異ならせることにより、半導体チップの表面に対する電気接続部およびダミー接続部の突出量をほぼ同じにする手法と比較して、半導体チップを簡単な工程で製造することができる。

【0011】なお、電気接続部が半導体チップの最表面を覆う表面保護膜に形成された開口に臨む内部配線の上に形成され、ダミー接続部が上記表面保護膜上に形成され

る場合、上記凹部は表面保護膜の表面に形成され、上記凹部の深さは、上記表面保護膜の表面から上記内部配線の表面までの深さとほぼ同じに定められていることが好ましい。請求項2記載の発明は、固体表面に半導体チップの表面を対向させて接合した構造を有する半導体装置であって、上記半導体チップとして、請求項1記載の半導体チップが用いられていることを特徴とする半導体装置である。

【0012】この発明によれば、請求項1の半導体チップが用いられているので、請求項1に関して述べた効果と同様な効果を奏することができる。請求項3記載の発明は、少なくともいずれか一方が半導体チップである第1固体および第2固体を、表面同士を対向させた状態で接合した構造の半導体装置であって、上記第1固体の表面に隆起して設けられ、上記第1固体および第2固体を所定間隔を開けた状態で結合するとともに、上記第1固体および第2固体の間を電気接続する電気接続部と、上記第2固体の表面に、この表面に対する突出量が上記所定間隔とほぼ等しくなるように隆起して形成され、上記第1固体および第2固体の間の電気接続に寄与しないダミー接続部を含むことを特徴とする半導体装置である。

【0013】この発明によれば、ダミー接続部の突出量が第1固体と第2固体との間に形成される間隔とほぼ同じにされているから、ダミー接続部を第1固体の表面に確実に接続させることができる。ゆえに、第1固体と第2固体との間で、電気接続部による電気接続を確実に達成できるとともに、電気接続部およびダミー接続部による機械接続を確実に達成することができる。なお、上記第1固体には、当該第1固体と上記第2固体との間の電気接続に寄与しないダミー接続部は形成されておらず、上記第2固体には、上記第1固体および第2固体を所定間隔を開けた状態で結合するとともに、上記第1固体および第2固体の間を電気接続する電気接続部が形成されていないことが好ましい。こうすることにより、第1固体および第2固体には、各一定高さの電気接続部またはダミー接続部をそれぞれ形成すればよいから、第1固体および第2固体を簡単な工程で作ることができる。

【0014】また具体的には、たとえば請求項4に記載したように、上記第2固体の表面には、上記電気接続部に対応する位置に、この電気接続部の先端部がはまり込む接続用凹部が設けられており、上記ダミー接続部は、上記第1固体の表面に対する上記電気接続部の突出量から上記電気接続部の上記接続用凹部へのはまり込み量を減じた量とほぼ等しい量だけ、上記第2固体の表面から突出した状態に形成されていれば、上記第2固体の表面に対する上記ダミー接続部の突出量が上記所定間隔とほぼ等しくなる。

【0015】請求項5記載の発明は、少なくともいずれ

か一方が半導体チップである第1固体および第2固体を、表面同士を対向させた状態で接合した構造の半導体装置であって、上記第1固体の表面に隆起して設けられ、上記第1固体および第2固体の間の電気接続に寄与する第1電気接続部と、上記第1固体の表面に隆起して設けられ、上記第1固体および第2固体の間の電気接続には寄与しないダミー接続部と、上記第2固体の表面において上記第1電気接続部に対応する位置に、上記第1固体の表面に対する上記第1電気接続部および上記ダミー接続部の突出量の差に対応する量だけ隆起して形成され、上記第1電気接続部と接合されて上記第1および第2固体の間の電気接続に寄与する第2電気接続部を含むことを特徴とする半導体装置である。

【0016】たとえば、電気接続部が半導体チップの最表面を覆う表面保護膜に形成された開口に臨む内部配線上に形成され、ダミー接続部が上記表面保護膜上に形成される場合において、第1電気接続部およびダミー接続部自体が同じ高さに形成されるのであれば、第1固体の表面に対する第1電気接続部およびダミー接続部の突出量は、表面保護膜の表面から内部配線までの深さの分だけ異なる。そこで、この突出量の差を第2電気接続部を形成して補うことにより、ダミー接続部を第1固体の表面に接合させたときに、第1電気接続部と第2電気接続部とを互いに接合させることができる。これにより、第1固体と第2固体との接続を確実に達成することができる。

【0017】また、第1固体には各一定高さの第1電気接続部およびダミー接続部を形成し、第2固体には各一定高さの第2電気接続部を形成すればよいから、第1固体および第2固体は簡単な工程で製造することができる。

#### 【0018】

【発明の実施の形態】以下では、この発明の実施の形態を、添付図面を参照して詳細に説明する。図1は、この発明の一実施形態に係る半導体装置の概略構成を示す図解的な断面図である。この半導体装置は、いわゆるチップ・オン・チップ構造を有しており、親チップ1の表面11に子チップ2を重ね合わせて接合した後、これらを樹脂封止してパッケージ3に納めることによって構成されている。

【0019】親チップ1は、たとえばシリコンチップからなっている。親チップ1の表面11は、半導体基板においてトランジスタなどの機能素子が形成された活性表面領域側の表面であり、最表面は、たとえば窒化シリコンで構成される表面保護膜で覆われている。この表面保護膜上には、外部接続用の複数のパッド12が、ほぼ矩形の平面形状を有する親チップ1の表面11の周縁付近に露出して配置されている。外部接続用パッド12は、ボンディングワイヤ4によってリードフレーム5に接続されている。

【0020】子チップ2は、たとえばシリコンチップからなっている。子チップ2の表面21は、半導体基板においてトランジスタなどの機能素子が形成された活性表面領域側の表面であり、最表面は、たとえば窒化シリコンで構成される表面保護膜で覆われている。子チップ2は、表面21を親チップ1の表面11に対向させた、いわゆるフェースダウン方式で親チップ1に接合されており、親チップ1との間に設けられた複数のバンプBによって支持されている。

【0021】複数のバンプBには、子チップ2を親チップ1上で支持するとともに、親チップ1および子チップ2間の電気接続に寄与する機能バンプと、子チップ2を親チップ1上で支持するだけで、親チップ1および子チップ2間の電気接続には寄与していないダミーバンプとが含まれている。ダミーバンプは、機能バンプが形成されていない領域に設けられて、子チップ2が親チップ1上で傾くことを防止している。また、ダミーバンプが設けられていることにより、パッケージ3内に樹脂封止する際に、親チップ1および子チップ2が封止樹脂から受ける応力を緩和することができ、この応力による親チップ1および子チップ2の変形を防止することができる。

【0022】図2は、親チップ1および子チップ2の一部を拡大して示す断面図である。この実施形態において、子チップ2は、機能バンプBF2およびダミーバンプBD2がそれぞれ対向する親チップ1の機能バンプBF1およびダミーバンプBD1に接合されることによって、親チップ1上に支持されるとともに、親チップ1と電気的に接続されている。すなわち、親チップ1および子チップ2間のバンプBは、互いに接合された機能バンプBF1、BF2またはダミーバンプBD1、BD2により構成されている。

【0023】親チップ1の基体をなす半導体基板（図示せず）上には、たとえば酸化シリコンで構成される層間絶縁膜13が形成されており、この層間絶縁膜13上に内部配線14が配設されている。層間絶縁膜13および配線14の表面は、たとえば窒化シリコンで構成される表面保護膜15で覆われている。表面保護膜15には、配線14の一部を露出させるための開口部16が形成されている。この開口部16を介して露出した配線14上には、たとえば金、プラチナ、銀、パラジウムまたはイリジウムなどの耐酸化性の金属からなる機能バンプBF1が表面保護膜15上に隆起して形成されている。また、表面保護膜15には、機能バンプBF1が形成されていない領域において周囲よりも一段窪んだ凹部17が形成されており、この凹部17上にダミーバンプBD1が隆起して形成されている。

【0024】一方、子チップ2も親チップ1とほぼ同様に構成されており、子チップ2の基体をなす半導体基板（図示せず）上には、たとえば酸化シリコンで構成され

10

20

30

40

50

る層間絶縁膜 23 が形成されており、この層間絶縁膜 23 上に内部配線 24 が配設されている。層間絶縁膜 23 および配線 24 の表面は、たとえば窒化シリコンで構成される表面保護膜 25 で覆われている。表面保護膜 25 には、配線 24 の一部を露出させるための開口部 26 が、親チップ 1 の機能パンプ BF 1 に対応する位置に形成されている。この開口部 26 を介して露出した配線 24 上には、たとえば金、プラチナ、銀、パラジウムまたはイリジウムなどの耐酸化性の金属からなる子チップ 2 の機能パンプ BF 2 が表面保護膜 25 上に隆起して形成されている。また、表面保護膜 25 には、機能パンプ BF 2 が形成されていない領域において周囲よりも一段窪んだ凹部 27 が親チップ 1 のダミーパンプ BD 1 に対応する位置に形成されており、この凹部 27 上に子チップ 2 のダミーパンプ BD 2 が隆起して形成されている。

【0025】ダミーパンプ BD 1、BD 2 は、それぞれ、機能パンプ BF 1、BF 2 と同じパンプ材料を用いることにより、機能パンプ BF 1、BF 2 と同一工程で形成することができる。親チップ 1 を例にとりて説明すると、表面保護膜 15 に開口部 16 が形成された後、表面保護膜 15 上に凹部 17 に対応する開口を有するレジストパターンが形成され、このレジストパターンをマスクとして、表面保護膜 15 のエッチングが行われることにより凹部 17 が形成される。その後、開口部 16 および凹部 17 が形成された表面保護膜 15 の表面に、パンプ材料を用いためっきが選択的に施される。これにより、ほぼ同じ高さを有する機能パンプ BF 1 およびダミーパンプ BD 1 が得られる。

【0026】凹部 17 は、底面が開口部 16 を介して露出した配線 14 の表面とほぼ同じ高さになるように形成される。したがって、めっき工程において、パンプ材料を配線 14 上と凹部 17 上とで同様に堆積させることにより、機能パンプ BF 1 とダミーパンプ BD 1 とをほぼ同じ高さに形成することができ、表面保護膜 15 の表面に対する機能パンプ BF 1 の突出量とダミーパンプ BD 1 の突出量とをほぼ同じにすることができる。これと同様にして、子チップ 2 においても、機能パンプ BF 2 とダミーパンプ BD 2 とをほぼ同じ高さに形成することができ、表面保護膜 25 の表面に対する機能パンプ BF 2 の突出量とダミーパンプ BD 2 の突出量とをほぼ同じにすることができる。

【0027】これにより、子チップ 2 を親チップ 1 に接合させたときに、子チップ 2 の機能パンプ BF 2 およびダミーパンプ BD 2 を、それぞれ親チップ 1 の機能パンプ BF 1 およびダミーパンプ BD 1 に確実に接続させることができる。ゆえに、親チップ 1 と子チップ 2 との間で、機能パンプ BF 1、BF 2 による電気接続を確実に達成することができるとともに、機能パンプ BF 1、BF 2 およびダミーパンプ BD 1、BD 2 による機械接続を確実に達成することができる。

【0028】図 3 は、この発明の他の実施形態に係る半導体装置の一部を拡大して示す断面図であり、図 3 (a) は親チップ 1 と子チップ 2 との接合前の状態を示し、図 3 (b) は親チップ 1 と子チップ 2 とが接合された状態を示している。この図 3 において、図 2 に示す各部に対応する部分には、図 2 の場合と同一の参照符号を付して示すこととする。この実施形態においては、子チップ 2 には機能パンプが設けられておらず、表面保護膜 25 に形成された開口部 26 を介して、内部配線 24 の表面の一部が露出した状態になっている。そして、親チップ 1 と子チップ 2 との接合時には、親チップ 1 に形成された機能パンプ BF 1 の先端部が子チップ 2 の開口部 26 内に入り込み、機能パンプ BF 1 が内部配線 24 に接続されるようになっている。また、親チップ 1 にはダミーパンプが設けられておらず、子チップ 2 のみにダミーパンプ BD 2 が設けられている。なお、上述の第 1 の実施形態と異なり、表面保護膜 25 にダミーパンプ BD 2 の高さ調整のための凹部は形成されていない。

【0029】ダミーパンプ BD 2 は、親チップ 1 と子チップ 2 との接合時に親チップ 1 の表面保護膜 15 と子チップ 2 の表面保護膜 25 との間に形成される間隔  $\Delta D$  とほぼ等しい量だけ、表面保護膜 25 から突出した状態に形成されている。言い換えれば、ダミーパンプ BD 2 は、機能パンプ BF 1 の表面保護膜 15 からの突出量  $\Delta d 1$  から機能パンプ BF 1 の開口部 26 内への嵌まり込み量  $\Delta d 2$  を減じて得られる量とほぼ同じ量だけ、表面保護膜 25 から突出した状態に形成されている。

【0030】これにより、親チップ 1 と子チップ 2 とを接合させて、親チップ 1 の機能パンプ BF 1 を子チップ 2 の内部配線 24 に接続させることができるとともに、子チップ 2 に形成されたダミーパンプ BD 2 を親チップ 1 の表面保護膜 15 の表面に接合させることができる。ゆえに、上述の第 1 実施形態と同様に、親チップ 1 と子チップ 2 とを確実に電気接続および機械接続することができる。また、親チップ 1 および子チップ 2 には、各一定高さの機能パンプ BF 1 およびダミーパンプ BD 2 をそれぞれ形成すればよいから、親チップ 1 および子チップ 2 は簡単な工程で作ることができ、親チップ 1 および子チップ 2 の製造コストが高くつくおそれもない。

【0031】なお、この実施形態では、親チップ 1 に機能パンプ BF 1 が形成され、子チップ 2 にダミーパンプ BD 2 が形成されているとしたが、親チップ 1 にダミーパンプが形成され、子チップ 2 に親チップ 1 の開口部 16 内に嵌まり込む機能パンプが形成されてもよい。この場合、親チップ 1 のダミーパンプは、子チップ 2 の表面保護膜 25 の表面に対する機能パンプの突出量から当該機能パンプの開口部 16 への嵌まり込み量を減じた量とほぼ等しい量だけ、表面保護膜 15 から突出した状態に形成されるとよい。

【0032】図 4 は、この発明のさらに他の実施形態に

係る半導体装置の一部を拡大して示す断面図であり、図 4 (a)は親チップ 1 と子チップ 2 との接合前の状態を示し、図 4 (b)は親チップ 1 と子チップ 2 とが接合された状態を示している。この図 4 においても、図 2 に示す各部に対応する部分には、図 2 の場合と同一の参照符号を付して示すこととする。この実施形態では、親チップ 1 は、表面保護膜 15 上に隆起して形成された機能パンプ BF 1 およびダミーパンプ BD 1 を有している。機能パンプ BF 1 およびダミーパンプ BD 1 は、同一工程でほぼ同じ高さに形成されている。一方、子チップ 2 には、機能パンプ BF 2 が表面保護膜 25 上に隆起して形成されているが、上述の第 1 の実施形態と異なり、親チップ 1 との電気接続に寄与しないダミーパンプは形成されていない。また、親チップ 1 の表面保護膜 15 には、ダミーパンプ BD 1 の高さ調整のための凹部は形成されていない。

【0033】子チップ 2 の機能パンプ BF 2 は、親チップ 1 の表面保護膜 15 の表面に対する機能パンプ BF 1 の突出量  $\Delta d 3$  とダミーパンプ BD 1 の突出量  $\Delta d 4$  との差に対応する量  $\Delta d 5$  だけ隆起して形成されている。これにより、親チップ 1 と子チップ 2 とを接合させて、親チップ 1 の機能パンプ BF 1 と子チップ 2 の機能パンプ BF 2 とを接続させることができるとともに、親チップ 1 に形成されたダミーパンプ BD 1 を子チップ 2 の表面保護膜 25 の表面に接合させることができる。ゆえに、上述の第 1 および第 2 の実施形態と同様に、親チップ 1 と子チップ 2 とを確実に電気接続および機械接続することができる。

【0034】さらに、親チップ 1 には各一定高さの機能パンプ BF 1 およびダミーパンプ BD 1 を形成し、子チップ 2 には各一定高さの機能パンプ BF 2 を形成すればよいから、親チップ 1 および子チップ 2 は簡単な工程で作ることができ、親チップ 1 および子チップ 2 の製造コストが高くつくおそれもない。なお、この実施形態では、親チップ 1 にダミーパンプ BD 1 が形成されているとしたが、このダミーパンプ BD 1 に代えて、子チップ 2 にダミーパンプが形成されてもよい。

【0035】この発明の 3 つの実施形態について説明したが、この発明は、上述の各実施形態に限定されるものではない。たとえば、親チップ 1 および子チップ 2 は、いずれもシリコンからなるチップであるとしたが、シリ

コンの他にも、化合物半導体（たとえばガリウム砒素半導体など）やゲルマニウム半導体などの他の任意の半導体材料を用いた半導体チップであってもよい。この場合に、親チップ 1 の半導体材料と子チップ 2 の半導体材料は、同じでもよいし異なってもよい。

【0036】また、上述の実施形態では、チップ・オン・チップ構造を取り上げたが、この発明は、半導体チップの表面を配線基板に対向させて接合するフリップ・チップ・ボンディング構造にも適用できる。その他、特許請求の範囲に記載された事項の範囲内で、種々の設計変更を施すことが可能である。

#### 【図面の簡単な説明】

【図 1】この発明の第 1 の実施形態に係る半導体装置の概略構成を示す図解的な断面図である。

【図 2】親チップおよび子チップの一部を拡大して示す断面図である。

【図 3】この発明の他の実施形態に係る半導体装置の一部を拡大して示す断面図である。

【図 4】この発明のさらに他の実施形態に係る半導体装置の一部を拡大して示す断面図である。

【図 5】従来の構成を有する半導体装置に生じる問題について説明するための断面図である。

#### 【符号の説明】

1 親チップ（第 1 固体）

17 凹部

2 子チップ（第 2 固体）

26 開口部（接続用凹部）

BD 1, BD 2 ダミーパンプ（ダミー接続部）

BF 1 機能パンプ（電気接続部、第 1 電気接続部）

BF 2 機能パンプ（電気接続部、第 2 電気接続部）

$\Delta d 1$  突出量（電気接続部の突出量）

$\Delta d 2$  嵌まり込み量

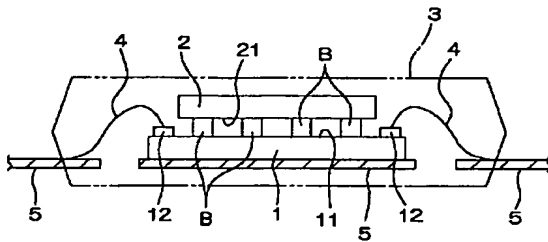
$\Delta d 3$  突出量（第 1 電気接続部の突出量）

$\Delta d 4$  突出量（ダミー接続部の突出量）

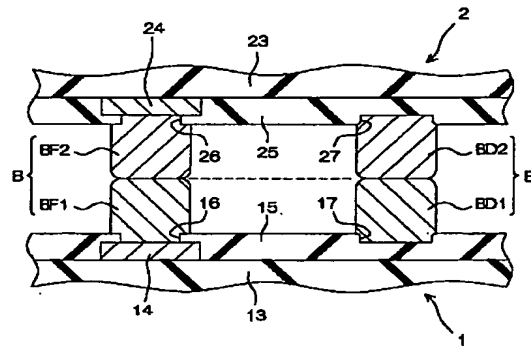
$\Delta d 5$  突出量  $\Delta d 3$  と突出量  $\Delta d 4$  との差に対応する量（第 1 電気接続部およびダミー接続部の突出量の差に対応する量）

$\Delta D$  間隔（半導体チップの表面と固体表面との間の所定間隔）

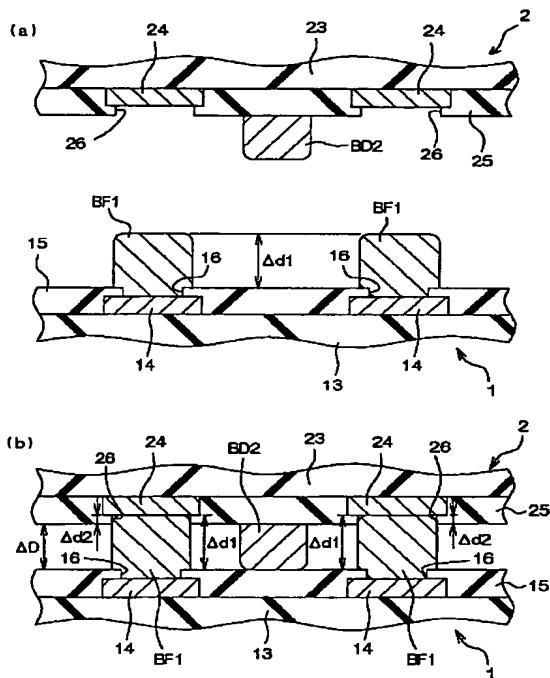
【図1】



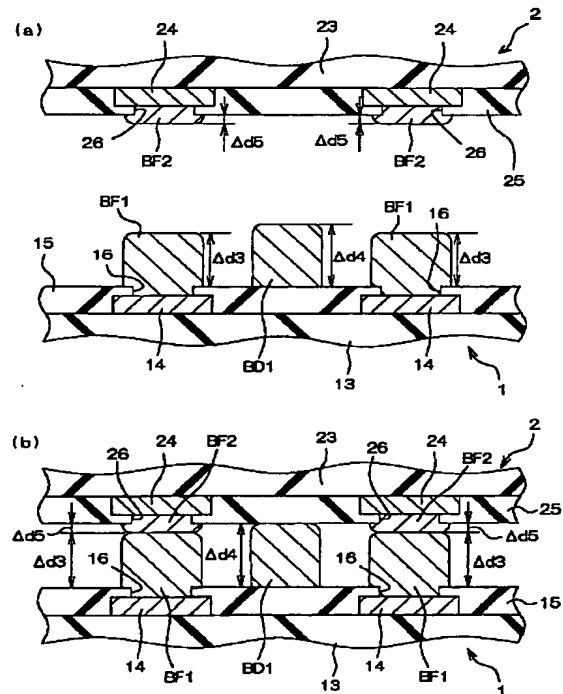
【図2】



【図3】



【図4】



【図5】

